

DIALOG(R)File 352:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

014533374 **Image available**

WPI Acc No: 2002-354077/200239

XRPX Acc No: N02-278239

Drive circuit for active matrix display used in electronic devices, has pair of terminals electrically connected to respective power supply lines through diode, based on its operating state

Patent Assignee: SEIKO EPSON CORP (SHIH)

Inventor: KASAI T

Number of Countries: 031 Number of Patents: 007

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 1191512	A2	20020327	EP 2001308013	A	20010920	200239 B
US 20020047839	A1	20020425	US 2001956030	A	20010920	200239
JP 2002169510	A	20020614	JP 2001254850	A	20010824	200242
CN 1345021	A	20020417	CN 2001133158	A	20010919	200248
KR 2002022572	A	20020327	KR 200155687	A	20010911	200264
TW 508553	A	20021101	TW 2001122508	A	20010911	200352
US 6750833	B2	20040615	US 2001956030	A	20010920	200439

Priority Applications (No Type Date): JP 2001254850 A 20010824; JP 2000285329 A 20000920

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 1191512	A2	E	19	G09G-003/32	
------------	----	---	----	-------------	--

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT
LI LT LU LV MC MK NL PT RO SE SI TR

US 20020047839	A1			G09G-005/00	
----------------	----	--	--	-------------	--

JP 2002169510	A		12	G09G-003/30	
---------------	---	--	----	-------------	--

CN 1345021	A			G09G-003/32	
------------	---	--	--	-------------	--

KR 2002022572	A			G09G-003/30	
---------------	---	--	--	-------------	--

TW 508553	A			G09G-003/30	
-----------	---	--	--	-------------	--

US 6750833	B2			G09G-003/30	
------------	----	--	--	-------------	--

Abstract (Basic): EP 1191512 A2

NOVELTY - The terminals (A,B) of the drive circuit are electrically connected to a pair of power supply lines through an EL diode (10) when display is performed and connected vice versa when display is not performed. The operating state of the diode is controlled by a drive transistor (Tr1).

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following:

(a) Electronic device driving method;

(b) Electronic device

USE - For driving active matrix display such as LCD, EL panel used in electronic devices (claimed) such as liquid crystal TV, view finder

type and monitor directly observing type video tape recorders, car navigator, pager, electronic notebook, pocket calculator, word processor, workstation, TV phone, POS terminal, equipment with touch panel, personal computer, mobile phone, digital still camera, etc.

ADVANTAGE - The application of reverse bias can be realized by changing the state of connection of the power supply lines through switches without need of any additional power supplies such as a negative power supply. Hence power consumption and cost are reduced.

DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of the drive circuit.

EL diode (10)

Terminals (A,B)

Drive transistor (Tr1)

pp; 19 DwgNo 2/16

Title Terms: DRIVE; CIRCUIT; ACTIVE; MATRIX; DISPLAY; ELECTRONIC; DEVICE; PAIR; TERMINAL; ELECTRIC; CONNECT; RESPECTIVE; POWER; SUPPLY; LINE; THROUGH; DIODE; BASED; OPERATE; STATE

Derwent Class: P85; T04; U14

International Patent Class (Main): G09G-003/30; G09G-003/32; G09G-005/00

International Patent Class (Additional): G09G-003/10; G09G-003/20;

H05B-033/08; H05B-033/14

File Segment: EPI; EngPI

DIALOG(R)File 347:JAPIO
(c) 2004 JPO & JAPIO. All rts. reserv.

07301030 ****Image available****

**DRIVING CIRCUIT FOR ACTIVE MATRIX DISPLAY AND ELECTRONIC
APPARATUS AS WELL
AS METHOD OF DRIVING ELECTRONIC DEVICE, AND ELECTRONIC DEVICE**

**PUB. NO.: 2002-169510 [JP 2002169510 A]
PUBLISHED: June 14, 2002 (20020614)
INVENTOR(s): KASAI TOSHIYUKI
APPLICANT(s): SEIKO EPSON CORP
APPL. NO.: 2001-254850 [JP 2001254850]
FILED: August 24, 2001 (20010824)
PRIORITY: 2000-285329 [JP 2000285329], JP (Japan), September 20, 2000
(20000920)
INTL CLASS: G09G-003/30; G09G-003/20; H05B-033/08; H05B-033/14**

ABSTRACT

PROBLEM TO BE SOLVED: To realize an organic electroluminescence element driving circuit which realizes reverse biasing with substantially no increase of the electric power consumption and the cost.

SOLUTION: The connecting relation between a power source potential VCC and GND is changed over by changing over switches 21 and 22. The reverse biasing to the organic electroluminescence element 10 is realized without freshly preparing an additional power source, such as a minus power source and the life of the organic electroluminescence element 10 is made longer.

COPYRIGHT: (C)2002,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-169510

(P 2 0 0 2 - 1 6 9 5 1 0 A)

(43) 公開日 平成14年6月14日 (2002.6.14)

(51) Int. Cl. ⁷	識別記号	F I	テマコード (参考)
G09G 3/30		G09G 3/30	J 3K007
3/20	620	3/20	B 5C080
	624		E
	670		K
H05B 33/08		H05B 33/08	
審査請求 未請求 請求項の数11 O L (全12頁) 最終頁に続く			

(21) 出願番号 特願2001-254850 (P 2001-254850)

(22) 出願日 平成13年8月24日 (2001.8.24)

(31) 優先権主張番号 特願2000-285329 (P2000-285329)

(32) 優先日 平成12年9月20日 (2000.9.20)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 河西 利幸

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅誉 (外2名)

Fターム(参考) 3K007 AB11 AB18 BA06 DA01 DB03

EB00 GA02 GA04

5C080 AA06 BB05 DD29 FF11 JJ03

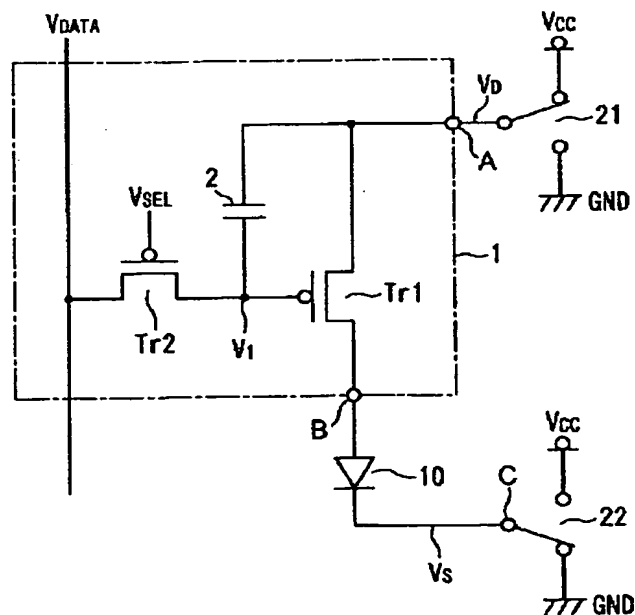
JJ04 JJ06 KK07 KK47

(54) 【発明の名称】 アクティブマトリクス型表示装置の駆動回路及び電子機器及び電子装置の駆動方法及び電子装置

(57) 【要約】

【課題】 消費電力の増加やコストの増大をほとんど伴わずに逆バイアスの印加を実現できる有機エレクトロルミネッセンス素子駆動回路を実現する。

【解決手段】 スイッチ21及び22を切換えることによって、電源電位 V_{cc} とGNDとの接続関係を切換える。新たにマイナス電源などの追加電源を用意することなく有機エレクトロルミネッセンス素子10への逆バイアス印加を実現し、有機エレクトロルミネッセンス素子10の長寿命化を図る。



【特許請求の範囲】

【請求項 1】 電気光学素子からなる複数の画素がマトリクス状に配列された表示装置をアクティブ駆動する駆動回路であって、

第 1 の電位を供給する第 1 の電源線及び前記第 1 の電位よりも低い第 2 の電位を供給する第 2 の電源線のいずれか一方に電気的に接続される第 1 の端子と、
前記第 1 及び前記第 2 の電源線のいずれか一方に前記電気光学素子を介して電気的に接続される第 2 の端子と、
を含み、

前記電気光学素子が第 1 の動作状態であるときには、前記第 1 の端子は前記第 1 の電源線に電気的に接続され、かつ、前記第 2 の端子は前記電気光学素子を介して前記第 2 の電源線に電気的に接続された状態となり、
前記電気光学素子が第 2 の動作状態であるときには、前記第 1 の端子は前記第 2 の電源線に電気的に接続され、かつ、前記第 2 の端子は前記電気光学素子を介して前記第 1 の電源線に電気的に接続された状態となるタイミングが少なくともあること、を特徴とするアクティブマトリクス型表示装置の駆動回路。

【請求項 2】 前記電気光学素子の動作状態を制御するための駆動トランジスタと、
前記駆動トランジスタをオン状態に保持するための電荷を蓄積する容量素子と、外部信号に応じて前記容量素子への充電を制御する充電制御トランジスタと、を更に含み、

前記容量素子を構成する一方の電極は前記第 1 の端子に電気的に接続され、前記容量素子を構成する他方の電極は前記駆動トランジスタのゲート電極に電気的に接続され、

前記第 1 の端子と前記第 2 の端子とが前記駆動トランジスタのソース及びドレインを介して電気的に接続されていること、を特徴とする請求項 1 記載のアクティブマトリクス型表示装置の駆動回路。

【請求項 3】 前記電気光学素子の動作状態を制御するための駆動トランジスタと、

前記駆動トランジスタをオン状態に保持するための電荷を蓄積する容量素子と、外部信号に応じて前記容量素子への充電を制御する充電制御トランジスタと、を更に含み、

前記容量素子を構成する一方の電極は前記容量素子の充電期間にオフ状態になる選択トランジスタを介して前記第 1 の端子に電気的に接続され、

前記容量素子を構成する他方の電極は前記駆動トランジスタのゲート電極に電気的に接続され、

前記第 1 の端子と前記第 2 の端子とが前記駆動トランジスタのソース及びドレイン並びに前記選択トランジスタのソース及びドレインを介して電気的に接続されていること、を特徴とする請求項 1 記載のアクティブマトリクス型表示装置の駆動回路。

【請求項 4】 前記電気光学素子の動作状態を制御するための駆動トランジスタと、

前記駆動トランジスタをオン状態に保持するための電荷を蓄積する容量素子と、外部信号に応じて前記容量素子への充電を制御する充電制御トランジスタと、を更に含み、

前記容量素子を構成する一方の電極は前記駆動トランジスタのゲート電極に電気的に接続され、

前記容量素子を構成する他方の電極はグラウンドに電気的に接続され、

10 前記第 1 の端子と前記第 2 の端子とが前記駆動トランジスタのソース及びドレインを介して電気的に接続されていること、を特徴とする請求項 1 記載のアクティブマトリクス型表示装置の駆動回路。

【請求項 5】 請求項 1 乃至 4 のいずれかに記載のアクティブマトリクス型表示装置の駆動回路であって、前記電気光学素子が有機エレクトロルミネッセンス素子であることを特徴とするアクティブマトリクス型表示装置の駆動回路。

20 【請求項 6】 請求項 1 乃至 5 のいずれかに記載の駆動回路を備えるアクティブマトリクス型表示装置が実装されてなる電子機器。

【請求項 7】 第 1 の電位を有する第 1 の電源線と、前記第 1 の電位より低電位である第 2 の電位を有する第 2 の電源線と、前記第 1 の電源線と前記第 2 の電源線との間に電気的に配置された電子素子と、を備えた電子装置の駆動方法であって、

前記電子素子の一端を前記第 1 の電源線に電気的に接続するときは、前記電子素子の他端を前記第 2 の電源線に接続し、

30 前記電子素子の前記一端を前記第 2 の電源線に電気的に接続するときは、前記電子素子の前記他端を前記第 1 の電源線と電気的に接続すること、
を特徴とする電子装置の駆動方法。

【請求項 8】 請求項 7 に記載の電子装置の駆動方法において、前記電子素子は電流により駆動される電流駆動素子であること、

を特徴とする電子装置の駆動方法。

40 【請求項 9】 第 1 の電位を有する第 1 の電源線と、前記第 1 の電位より低電位である第 2 の電位を有する第 2 の電源線と、前記第 1 の電源線と前記第 2 の電源線との間に電気的に配置された電子素子と、を備えた電子装置であって、

前記電子素子の一端が前記第 1 の電源線に電気的に接続されるときは、前記電子素子の他端が前記第 2 の電源線に接続され、

前記電子素子の前記一端が前記第 2 の電源線に電気的に接続されるときは、前記電子素子の前記他端が前記第 1 の電源線と電気的に接続されること、

50 を特徴とする電子装置。

【請求項 10】 請求項 9 に記載の電子装置において、前記電子素子は、データ信号を供給するデータ線と、走査信号を供給する走査線との交点に対応して配置された単位回路内に配置されていること、

を特徴とする電子装置。

【請求項 11】 請求項 10 に記載の電子装置において、

前記単位回路は、前記電子素子の導通状態を制御する第 1 のトランジスタと、

前記走査線にゲート電極が接続された第 2 のトランジスタと、

前記第 1 のトランジスタのゲート電極に接続され、前記データ線により供給される前記データ信号に対応した電荷を蓄積する容量素子と、

を含むこと、

を特徴とする電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は有機エレクトロルミネッセンス(Electro Luminescence)素子（以下、「有機エレクトロルミネッセンス素子」と称する）などの電気光学素子を用いたアクティブマトリクス型表示装置の駆動回路及び電子機器及び電子装置の駆動方法及び電子装置に関し、特に電気光学素子の劣化を抑制するために電気光学素子に対し逆バイアス印加する機能を有した駆動回路及び電子機器及び電子装置の駆動方法及び電子装置に関する。

【0002】

【従来の技術】 電気光学素子の一つである有機エレクトロルミネッセンス素子からなる複数の画素をマトリクス状に配列することによって表示装置を実現できることが知られている。有機エレクトロルミネッセンス素子は、例えば Mg : Ag、AL : Li 等の金属電極による陰極と、ITO (Indium Tin Oxide) からなる透明電極による陽極との間に、発光層を含む有機積層薄膜を有す構成をとる。

【0003】 有機エレクトロルミネッセンス素子を用いたアクティブマトリクス型表示装置の駆動回路の一般的な構成が図 8 に示されている。同図において、有機エレクトロルミネッセンス素子は、ダイオード 10 として表記されている。また駆動回路 1 は、薄膜トランジスタ (TFT) からなる二つのトランジスタ T_{r1} 、 T_{r2} と、電荷を蓄積する容量素子 2 とから構成されている。

【0004】 トランジスタ T_{r1} 及び T_{r2} は共に P チャネル型の TFT であるものとする。同図中の容量素子 2 に蓄積された電荷に応じてトランジスタ T_{r1} がオン・オフ制御される。容量素子 2 への充電は、選択電位 V_{SEL} をローレベルにすることでオン状態になったトランジスタ T_{r2} を介してデータ線 V_{DATA} により行なわれる。トランジスタ T_{r1} がオンのとき、トランジスタ

T_{r1} を介して有機エレクトロルミネッセンス素子 10 に電流が流れる。この電流を有機エレクトロルミネッセンス素子 10 に流し続けることで有機エレクトロルミネッセンス素子 10 は継続して発光する。

【0005】 図 8 の回路に関する簡単なタイミングチャートが図 9 に示されている。図 9 に示されているように、データ書込みを行う場合には、選択電位 V_{SEL} をローレベルにすることでトランジスタ T_{r2} をオン状態とし、これにより容量素子 2 を充電する。この充電期間が同図中の書込期間 T_v である。この書込期間 T_v の後、実際に表示を行う期間となる。この期間においては、容量素子 2 に蓄積された電荷によりトランジスタ T_{r1} がオン状態になる。この期間が同図中の表示期間 T_H である。

【0006】 また、図 10 には、有機エレクトロルミネッセンス素子の駆動回路の他の構成が示されている。同図に示されている駆動回路は、文献「The Impact of Transient Response of Organic Light Organic Light Emitting Diodes on the Design of Active Matrix OLED Displays」(1998 IEEE IEDM98-875) に記載されている。図 10 において、 T_{r1} は駆動トランジスタ、 T_{r2} は充電制御トランジスタ、 T_{r3} は第 1 の選択トランジスタ、 T_{r4} は容量素子 2 の充電期間にオフ状態になる第 2 の選択トランジスタである。

【0007】 ここでよく知られているようにトランジスタは同一規格のものでも特性にはばらつきがあり、従って、トランジスタのゲート電極に同一の電圧を印加したとしても必ずしもトランジスタに一定値の電流が流れる訳ではなく、これが輝度むら等の要因となることがある。これに対してこの駆動回路では、電流源 4 から出力されるデータ信号に応じた電流量に基づいて容量素子 2 に電荷が蓄積される。従って、データに応じた電流量に基づいて有機エレクトロルミネッセンスの発光状態を制御できる。

【0008】 トランジスタ $T_{r1} \sim T_{r4}$ はすべて P チャネル型 MOS トランジスタであり、選択電位 V_{SEL} をローレベルにすることでトランジスタ T_{r2} 及び T_{r3} をオン状態にし、電流源 4 の出力に応じた値の電荷が容量素子 2 に蓄積される。そして、選択電位 V_{SEL} がハイレベルとなり、 T_{r2} および T_{r3} がオフ状態となった後に、この容量素子 2 に蓄積された電荷によりトランジスタ T_{r1} がオン状態となり、データ保持制御信号 V_{H} によりトランジスタ T_{r4} がオン状態になることで有機エレクトロルミネッセンス素子 10 に電流が流れる。

【0009】 図 10 の回路に関する簡単なタイミングチャートが図 11 に示されている。図 11 に示されているように、電流源 4 によるデータ書込みを行う場合には、選択電位 V_{SEL} をローレベルにすることにより、トランジスタ T_{r2} 、 T_{r3} をオン状態にして、容量素子 2 を

充電する。この充電期間が同図中の書込期間 T_v である。この書込期間 T_v の後、実際に表示を行う期間となる。データ保持制御信号 V_{th} がローレベルの期間においては、トランジスタ T_{r1} がオン状態になり、この期間が表示期間 T_s になる。

【0010】図12には有機エレクトロルミネッセンス素子駆動回路のさらに別の構成が示されている。同図に示されている駆動回路は、特開平11-272233号公報に記載されている回路である。同図において、駆動回路は、オン状態になっているときに電源による電流を有機エレクトロルミネッセンス素子10に与える駆動トランジスタ T_{r1} と、このトランジスタ T_{r1} をオン状態に保持するための電荷を蓄積する容量素子2と、外部信号に応じて容量素子2への充電を制御する充電制御トランジスタ T_{r5} とを含んで構成されている。なお、有機エレクトロルミネッセンス素子10を発光させる場合、充電制御トランジスタ T_{r7} をオフ状態にするために電位 $V_{r,1,1}$ をローレベルの状態に保持しておく。これにより、リセット信号 $V_{r,1,1}$ は出力されない。尚、 T_{r6} は調整用のトランジスタである。

【0011】この駆動回路において、有機エレクトロルミネッセンス素子10を発光させる場合、トランジスタ T_{r5} をオン状態にし、データ線 V_{data} によってトランジスタ T_{r6} を介して容量素子2を充電する。この充電レベルに応じてトランジスタ T_{r1} のソースドレイン間のコンダクタンスを制御し、有機エレクトロルミネッセンス素子10に電流を流せば良い。すなわち、図13に示されているように、トランジスタ T_{r5} をオン状態にするために電位 $V_{r,1,1}$ をハイレベルの状態にすれば、トランジスタ T_{r6} を介して容量素子2が充電される。この充電レベルに応じてトランジスタ T_{r1} のソースドレイン間のコンダクタンスが制御され、有機エレクトロルミネッセンス素子10に電流が流れることになる。

【0012】

【発明が解決しようとする課題】ところで、有機エレクトロルミネッセンス素子に逆バイアスを印加することは、有機エレクトロルミネッセンス素子の長寿命化に有効な手段であることが知られている。この長寿命化については、例えば特開平11-8064号公報に記載されている。

【0013】しかしながら、同公報の方法では、有機エレクトロルミネッセンス素子に逆バイアス印加を行う場合、新たにマイナス電源などの追加電源を用意し、有機エレクトロルミネッセンス素子に逆バイアスをかけるように制御することが必要になる。

【0014】そこで本発明は、消費電力やコストの増加をほとんど伴わずに有機エレクトロルミネッセンス素子などの電気光学素子に逆バイアスを印加することのできるアクティブマトリクス型表示装置の駆動回路及び電子機器及び電子装置の駆動方法及び電子装置を提供するこ

とを目的とする。

【0015】

【課題を解決するための手段】本発明による第1のアクティブマトリクス型表示装置の駆動回路は、電気光学素子からなる複数の画素がマトリクス状に配列された表示装置をアクティブ駆動する駆動回路であって、第1の電位を供給する第1の電源線及び前記第1の電位よりも低い第2の電位を供給する第2の電源線のいずれか一方に電気的に接続される第1の端子と、前記第1及び前記第2の電源線のいずれか一方に前記電気光学素子を介して電気的に接続される第2の端子と、を含み、前記電気光学素子が第1の動作状態であるときには、前記第1の端子は前記第1の電源線に電気的に接続され、かつ、前記第2の端子は前記電気光学素子を介して前記第2の電源線に電気的に接続された状態となり、前記電気光学素子が第2の動作状態であるときには、前記第1の端子は前記第2の電源線に電気的に接続され、かつ、前記第2の端子は前記電気光学素子を介して前記第1の電源線に電気的に接続された状態となるタイミングが少なくともあること、を特徴とする。

【0016】また本発明による第2のアクティブマトリクス型表示装置の駆動回路は、前記電気光学素子の動作状態を制御するための駆動トランジスタと、前記駆動トランジスタをオン状態に保持するための電荷を蓄積する容量素子と、外部信号に応じて前記容量素子への充電を制御する充電制御トランジスタと、を更に含み、前記容量素子を構成する一方の電極は前記第1の端子に電気的に接続され、前記容量素子を構成する他方の電極は前記駆動トランジスタのゲート電極に電気的に接続され、前記第1の端子と前記第2の端子とが前記駆動トランジスタのソース及びドレインを介して電気的に接続されていること、を特徴とする。

【0017】また本発明による第3のアクティブマトリクス型表示装置の駆動回路は、前記電気光学素子の動作状態を制御するための駆動トランジスタと、前記駆動トランジスタをオン状態に保持するための電荷を蓄積する容量素子と、外部信号に応じて前記容量素子への充電を制御する充電制御トランジスタと、を更に含み、前記容量素子を構成する一方の電極は前記容量素子の充電期間にオフ状態になる選択トランジスタを介して前記第1の端子に電気的に接続され、前記容量素子を構成する他方の電極は前記駆動トランジスタのゲート電極に電気的に接続され、前記第1の端子と前記第2の端子とが前記駆動トランジスタのソース及びドレイン並びに前記選択トランジスタのソース及びドレインを介して電気的に接続されていること、を特徴とする。

【0018】また本発明による第4のアクティブマトリクス型表示装置の駆動回路は、前記電気光学素子の動作状態を制御するための駆動トランジスタと、前記駆動トランジスタをオン状態に保持するための電荷を蓄積する

容量素子と、外部信号に応じて前記容量素子への充電を制御する充電制御トランジスタと、を更に含み、前記容量素子を構成する一方の電極は前記駆動トランジスタのゲート電極に電氣的に接続され、前記容量素子を構成する他方の電極はグラウンドに電氣的に接続され、前記第1の端子と前記第2の端子とが前記駆動トランジスタのソース及びドレインを介して電氣的に接続されていること、を特徴とする。

【0019】要するに、駆動回路に対する第1電源と第2電源との接続状態をスイッチで切換えているので、電源を追加する必要もなく、消費電力やコストの増加をほとんど伴わずに有機エレクトロルミネッセンス素子に逆バイアスを印加することができる。この場合、一般的には、第1電源が V_{cc} で、第2電源がグラウンド(GND)であり、もともと用意されている電位を用いる。もっとも、有機エレクトロルミネッセンス素子を発光させるのに十分な電位差が確保できれば、それらに限定されることはない。

【0020】また本発明の第5のアクティブマトリクス型表示装置の駆動回路は、前記電気光学素子が有機エレクトロルミネッセンス素子であること、を特徴とする。

【0021】また本発明の第1の電子機器は、前記駆動回路を備えるアクティブマトリクス型表示装置が実装されてなる電子機器であること、を特徴とする。

【0022】また本発明の第1の電子装置の駆動方法は、第1の電位を有する第1の電源線と、前記第1の電位より低電位である第2の電位を有する第2の電源線と、前記第1の電源線と前記第2の電源線との間に電氣的に配置された電子素子と、を備えた電子装置の駆動方法であって、前記電子素子の前記一端を前記第1の電源線に電氣的に接続するときは、前記電子素子の他端を前記第2の電源線に接続し、前記電子素子の前記一端を前記第2の電源線に電氣的に接続するときは、前記電子素子の前記他端を前記第1の電源線と電氣的に接続すること、を特徴とする。

【0023】なお、「電氣的に配置される」には、必ずしも直接電源線に電子素子が接続されている場合だけでなく、電源線と電子素子との間にトランジスタなどの他の素子が配置される場合も含まれるものとする。また、電子素子としては、例えば、液晶素子、電気泳動素子、エレクトロルミネッセンス素子などであり、また、電圧を印加、もしくは電流を供給することで駆動される素子を意味するものである。

【0024】また本発明の第2の電子装置の駆動方法は、上記電子装置の駆動方法において、前記電子素子は電流により駆動される電流駆動素子であること、を特徴とする。

【0025】すなわち、電子素子が電流駆動素子である場合には、この駆動方法により電子素子には正方向と逆方向の電流が流れることになる。

【0026】また本発明の第1の電子装置は、第1の電位を有する第1の電源線と、前記第1の電位より低電位である第2の電位を有する第2の電源線と、前記第1の電源線と前記第2の電源線との間に電氣的に配置された電子素子と、を備えた電子装置であって、前記電子素子の一端が前記第1の電源線に電氣的に接続されるときは、前記電子素子の他端が前記第2の電源線に接続され、前記電子素子の前記一端が前記第2の電源線に電氣的に接続されるときは、前記電子素子の前記他端が前記第1の電源線と電氣的に接続されること、を特徴とする。

【0027】また、本発明の第2の電子装置は、上記の電子装置において、前記電子素子は、データ信号を供給するデータ線と、走査信号を供給する走査線との交点に対応して配置された単位回路内に配置されていること、を特徴とする。

【0028】また、本発明の第3の電子装置は、上記の電子装置において、前記単位回路は、前記電子素子の導通状態を制御する第1のトランジスタと、前記走査線にゲート電極が接続された第2のトランジスタと、前記第1のトランジスタのゲート電極に接続され、前記データ線により供給される前記データ信号に対応した電荷を蓄積する容量素子と、を含むこと、を特徴とする。

【0029】

【発明の実施の形態】次に、図面を参照して本発明の実施の形態について説明する。なお、以下の説明において参照する各図では、他の図と同等部分は同一符号によって示されている。

【0030】図1は本発明による有機エレクトロルミネッセンス素子を用いたアクティブマトリクス型表示装置の駆動回路を示すブロック図である。同図に示されているように、本例の有機エレクトロルミネッセンス素子駆動回路1は、第1の端子Aを有する。第1の端子Aはスイッチ21により、第1の電位(V_{cc})を供給する第1の電源線、および、第1の電位よりも低い第2の電位(GND)を供給する第2の電源線のいずれか一方に、電氣的に接続可能な構成となっている。

【0031】また、有機エレクトロルミネッセンス素子駆動回路1は、第2の端子Bを有する。第2の端子Bは有機エレクトロルミネッセンス素子10を介してスイッチ22と電氣的に接続されている。第2の端子Bは、スイッチ22により、第1の電位(V_{cc})を供給する第1の電源線、および、第1の電位よりも低い第2の電位(GND)を供給する第2の電源線のいずれか一方に、有機エレクトロルミネッセンス素子10を介して電氣的に接続可能な構成となっている。尚、第1の電位(V_{cc})は、第2の電位(GND)よりも高い電位であり、例えば10V程度である。

【0032】有機エレクトロルミネッセンス素子10を発光させる場合(第1の動作状態)、すなわち表示を行

う場合には、スイッチ 21 を第 1 の電位 (V_{cc}) を供給する第 1 の電源線側に設定し、スイッチ 22 を第 2 の電位 (GND) を供給する第 2 の電源線側に設定すれば良い。このとき、第 1 の端子 A は第 1 の電源線と電氣的に接続され、第 2 の端子 B は有機エレクトロルミネッセンス素子 10 を介して第 2 の電源線と電氣的に接続される。

【0033】一方、有機エレクトロルミネッセンス素子 10 を発光させない場合 (第 2 の動作状態)、すなわち表示を行わない場合には、スイッチ 21 を第 2 の電位 (GND) を供給する第 2 の電源線側に設定し、スイッチ 22 を第 1 の電位 (V_{cc}) を供給する第 1 の電源線側に設定すれば良い。このとき、第 1 の端子 A は第 2 の電源線と電氣的に接続され、第 2 の端子 B は有機エレクトロルミネッセンス素子 10 を介して第 1 の電源線と電氣的に接続される。このような電氣的接続関係のときには、端子 B の電位が第 1 の電位 (V_{cc}) より大きくなることはないので、有機エレクトロルミネッセンス素子 10 に逆バイアスが印加されることになる。但し、上記のような電氣的接続関係を、有機エレクトロルミネッセンス素子が第 2 の動作状態である全期間において続ける必要は無い。有機エレクトロルミネッセンス素子が第 2 の動作状態にある期間のうちの少なくとも一部期間において、上記のような電氣的接続関係を保てれば良い。

【0034】このように、スイッチ 21 及び 22 の設定を切換えるだけで、有機エレクトロルミネッセンス素子に逆バイアスを印加することができるのである。そして、この場合、もともと用意されている電源や GND を利用するため、新たにマイナス電源などの追加電源を用意する必要がないので、消費電力が増加したり、コストの増加を招くことはない。なお、これらのスイッチ 21 及び 22 は、トランジスタを組み合わせることで実現できる。

【0035】

【実施例】図 2 は、第 1 の実施例による駆動回路の内部構成を示すブロック図である。同図においては、前述した図 8 の回路構成を駆動回路 1 としている。すなわち、駆動回路 1 は、有機エレクトロルミネッセンス素子 10 の動作状態を制御するための駆動トランジスタ T_{r1} と、このトランジスタ T_{r1} をオン状態に保持するための電荷を蓄積する容量素子 2 と、外部信号に応じて容量素子 2 への充電を制御する充電制御トランジスタ T_{r2} とを含んで構成されている。そして、駆動回路 1 においては、容量素子 2 を構成する一方の電極は第 1 の端子 A に電氣的に接続され、容量素子 2 を構成する他方の電極は駆動トランジスタ T_{r1} のゲート電極に電氣的に接続されている。さらに、駆動トランジスタ T_{r1} を構成する一方のソースまたはドレインは第 1 の端子 A に電氣的に接続され、駆動トランジスタ T_{r1} を構成する他方のソースまたはドレインは第 2 の端子 B に電氣的に接続さ

れている。このため、第 1 の端子 A と第 2 の端子 B とが駆動トランジスタ T_{r1} のソース及びドレインを介して電氣的に接続されていることになる。

【0036】そして、第 1 の端子 A と第 2 の端子 B との電氣的接続状態をスイッチ 21 及び 22 によって切換えているのである。すなわち、有機エレクトロルミネッセンス素子 10 を発光させる場合 (第 1 の動作状態) には、スイッチ 21 を電源電位 V_{cc} 側に設定し、スイッチ 22 を GND 側に設定する。この状態において容量素子 2 を充電し、トランジスタ T_{r1} をオン状態にして有機エレクトロルミネッセンス素子 10 に電流を流せば良い。

【0037】一方、有機エレクトロルミネッセンス素子 10 を発光させない場合 (第 2 の動作状態) には、スイッチ 21 を GND 側に設定し、スイッチ 22 を電源電位 V_{cc} 側に設定すれば良い。この場合、図 3 に示されているように、選択電位 V_{sel} を電源電位 V_{cc} に保っておく。第 1 の端子 A の電位 (V_a) を電源電位 V_{cc} から GND に低下させ、この低下後に、第 3 の端子 C の電位 (V_c) を GND から電源電位 V_{cc} に上昇させる。すると、駆動トランジスタ T_{r1} のゲート電位 V_g は電位 V_a の変化に追従して低下する。通常、トランジスタ T_{r1} のゲート線には配線容量 (図示せず) が付加されるが、その容量の大きさが容量素子 2 の容量に対して無視できる程度であれば、第 1 の端子 A の電位 V_a が電源電位 V_{cc} から GND に変化したときには、トランジスタ T_{r1} のゲート電位 V_g は電源電位 V_{cc} 分だけ低下する。このとき、第 2 の端子 B の電位は最大でも駆動トランジスタ T_{r1} のしきい値電圧 (V_{th}) であり、第 3 の端子 C の電位 V_c は電源電位 V_{cc} になるので、有機エレクトロルミネッセンス素子 10 に逆バイアスが印加されることになる。

【0038】このように、スイッチ 21 及び 22 の設定を切換えるだけで、有機エレクトロルミネッセンス素子に逆バイアスを印加することができる。そして、新たにマイナス電源などの追加電源を用意する必要がないので、消費電力が増加したり、コストが大幅に増大することはない。

【0039】図 4 は、第 2 の実施例による駆動回路の内部構成を示すブロック図である。同図においては、前述した図 10 の回路構成を駆動回路 1 としている。すなわち、駆動回路 1 は、有機エレクトロルミネッセンス素子 10 の動作状態を制御するための駆動トランジスタ T_{r1} と、このトランジスタ T_{r1} の導通状態を制御するための電荷を蓄積する容量素子 2 と、外部信号に応じて容量素子 2 への充電を制御する充電制御トランジスタ T_{r2} とを含んで構成されている。そして、駆動回路 1 においては、容量素子 2 を構成する一方の電極は第 2 の選択トランジスタ T_{r4} を介して第 1 の端子 A に電氣的に接続され、容量素子 2 を構成する他方の電極は駆動トラン

ジスタTr1のゲート電極に電氣的に接続されている。さらに、駆動トランジスタTr1の一端は第2の選択トランジスタTr4を介して第1の端子Aに電氣的に接続され、駆動トランジスタTr1の他端は第2の端子Bに電氣的に接続されている。このため、第1の端子Aと第2の端子Bとが、駆動トランジスタTr1及び選択トランジスタTr4のソース及びドレインを介して電氣的に接続されることになる。

【0040】ここでよく知られているようにトランジスタは同一規格のものでも特性にはばらつきがあり、従って、トランジスタのゲート電極に同一の電圧を印加したとしても必ずしもトランジスタに一定値の電流が流れる訳ではなく、これが輝度むら等の要因となることがある。これに対してこの駆動回路では、電流源4から出力されるデータ信号に応じた電流量に基づいて容量素子2に電荷が蓄積される。従って、データに応じた電流量に基づいて有機エレクトロルミネッセンスの発光状態を制御できる。

【0041】この駆動回路において、第1の端子Aと第2の端子Bの電氣的接続状態は、スイッチ21及び22によって、電源電位 V_{cc} 及びGNDに切換えられる。すなわち、有機エレクトロルミネッセンス素子10を発光させる場合には、スイッチ21を電源電位 V_{cc} 側に設定し、スイッチ22をGND側に設定し、さらにトランジスタTr1をオン状態にすると共にトランジスタTr4をオン状態にして、有機エレクトロルミネッセンス素子10に電流を流せば良い。

【0042】一方、有機エレクトロルミネッセンス素子10に逆バイアスを印加する場合には、スイッチ21をGND側に設定し、スイッチ22を電源電位 V_{cc} 側に設定すれば良い。この場合、図5に示すように、選択電位 V_{SEL} を電源電位 V_{cc} に、データ保持制御信号 V_{H} をGNDに保っておく。そして、第1の端子Aの電位 V_A を電源電位 V_{cc} からGNDに低下させる。この低下後に、第3の端子Cの電位 V_C をGNDから電源電位 V_{cc} に上昇させる。なお、図5にはこの駆動回路における電流書き込み後の動作のみが示されている。

【0043】ノードDの電位 V_D は、トランジスタTr4が常時オン状態であることから、第1の端子Aの電位 V_A が電源電位 V_{cc} からGNDに低下したことに追従して、電源電位 V_{cc} からトランジスタTr4のしきい値電圧 V_{th} に低下する。このとき、通常であればトランジスタTr1のゲート線には配線容量（図示せず）が付加されるが、その容量の大きさが容量素子2の容量に対して無視できる程度であれば、ノードEの電位 V_E は、 $V_E - (V_{cc} - V_{th})$ と変化する。さらに、電位 $V_E \leq V_{cc} - V_{th}$ の場合、第2の端子Bの電位 V_B はしきい値電圧 V_{th} に低下する。尚、以上の記載はトランジスタTr1とTr4のしきい値電圧が等しいことを前提としている。このようにして、有機エレクトロルミネッセンス素

子10に逆バイアスが印加されることになる。

【0044】このように、スイッチの設定を切換えるだけで、有機エレクトロルミネッセンス素子への逆バイアスの印加が実現できる。そして、新たにマイナス電源などの追加電源を用意する必要がないので、消費電力が増加したり、コストが大幅に増大することはない。

【0045】図6は、第3の実施例による駆動回路の内部構成を示すブロック図である。同図においては、特開平11-272233号公報に記載されている回路を駆動回路1としている。すなわち、駆動回路1は、有機エレクトロルミネッセンス素子10の動作状態を制御するための駆動トランジスタTr1と、このトランジスタTr1をオン状態に保持するための電荷を蓄積する容量素子2と、外部信号に応じて容量素子2の電荷の蓄積状態を制御する充電制御トランジスタTr5とを含んで構成されている。そして、駆動回路1においては、容量素子2を構成する一方の電極は駆動トランジスタTr1のゲート電極に電氣的に接続され、容量素子2を構成する他方の電極はGNDに電氣的に接続されている。さらに、駆動トランジスタTr1を構成する一方のソースまたはドレインは第1の端子Aに電氣的に接続され、駆動トランジスタTr1を構成する他方のソースまたはドレインは第2の端子Bに電氣的に接続されている。このため、第1の端子Aと第2の端子Bとが駆動トランジスタTr1のソース及びドレインを介して電氣的に接続されることになる。尚、同図におけるトランジスタTr1、Tr6は、Pチャネル型トランジスタ、トランジスタTr5、Tr7はNチャネル型トランジスタである。また、ダイオード接続されたトランジスタTr6は、トランジスタTr1のしきい値のばらつきを補償する効果がある。

【0046】この駆動回路において、第1の端子Aと第2の端子Bの電氣的接続状態は、スイッチ21及び22によって、電源電位 V_{cc} 及びGNDに切換えられる。すなわち、有機エレクトロルミネッセンス素子10を発光させる場合には、スイッチ21を電源電位 V_{cc} 側に設定し、スイッチ22をGND側に設定する。この状態においてトランジスタTr5をオン状態にし、トランジスタTr6を介して容量素子2を充電する。この充電レベルに応じてトランジスタTr1のソースドレイン間のコンダクタンスを制御し、有機エレクトロルミネッセンス素子10に電流を流せば良い。

【0047】一方、有機エレクトロルミネッセンス素子10に逆バイアスを印加する場合には、スイッチ21をGND側に設定し、スイッチ22を電源電位 V_{cc} 側に設定すれば良い。この場合、図7に示されているように、最初に充電制御トランジスタTr5のゲート電極に印加する電位 V_{G5} を電源電位 V_{cc} にして容量素子2を充電する。このとき、トランジスタTr1をオンさせるのに充分な電荷を容量素子2に保持させる（充電する）期間

だけ電源電位 V_{cc} にする。データ線 V_{DATA} はトランジスタ T_{r1} がオンする電位になっていることが必要である。この充電後、スイッチ 21 を切換えて第 1 の端子 A の電位 V_0 を V_{cc} から GND に低下させ、さらにその後スイッチ 22 を切換えて第 3 の端子 C の電位 V_3 を GND から V_{cc} に上昇させる。なお、 T_{r7} はリセット用のトランジスタであり、有機エレクトロルミネッセンス素子 10 に逆バイアスをかけているときには、このトランジスタ T_{r7} をオフ状態にするために電位 V_{RESET} を GND に保持しておく。

【0048】 このように、スイッチの設定を切換えるだけで、有機エレクトロルミネッセンス素子に逆バイアスを印加できる。そして、新たにマイナス電源などの追加電源を用意する必要がないので、消費電力が増加したり、コストが大幅に増大することはない。

【0049】 なお、以上の各実施例においては、タイミングをずらして 2 つのスイッチ 21 及び 22 を切換えているが、これらスイッチを同時に切換えても良いことは明らかである。切換え制御するための制御信号を、タイミングをずらして 2 つのスイッチに入力すれば、異なるタイミングで 2 つのスイッチを切換えることができる。この場合、2 つのスイッチそれぞれの制御信号を、異なる段数のバッファを介して入力すれば良い。

【0050】 ところで、以上では有機エレクトロルミネッセンス素子を用いたアクティブマトリクス型表示装置の駆動回路について説明したが、本発明の適用範囲はこれに限られず、例えば、TFT-LCD、FED (Field Emission Display)、電気泳動素子や電場反転素子、レーザーダイオード、LED など、有機エレクトロルミネッセンス素子以外の電気光学素子を用いたアクティブマトリクス型表示装置にも適用することができる。

【0051】 つぎに、以上に説明した駆動回路 1 を備えて構成されるアクティブマトリクス型表示装置を適用した電子機器のいくつかの事例について説明する。図 14 はこのアクティブマトリクス型表示装置を適用したモバイル型のパーソナルコンピュータの構成を示す斜視図である。この図において、パーソナルコンピュータ 1100 は、キーボード 1102 を備えた本体部 1104 と、表示ユニット 1106 とにより構成され、この表示ユニット 1106 が前記アクティブマトリクス型表示装置 100 を備えている。

【0052】 また、図 15 は前述の駆動回路を備えて構成されるアクティブマトリクス型表示装置 100 をその表示部に適用した携帯電話機の構成を示す斜視図である。この図において、携帯電話機 1200 は、複数の操作ボタン 1202 のほか、受話口 1204、送話口 1206 とともに、前記のアクティブマトリクス型表示装置 100 を備えている。

【0053】 また、図 16 は前述の駆動回路を備えて構成されるアクティブマトリクス型表示装置 100 をその

ファインダに適用したデジタルスチルカメラの構成を示す斜視図である。なお、この図には外部機器との接続についても簡易的に示している。ここで通常のカメラは、被写体の光像によりフィルムを感光するのに対し、デジタルスチルカメラ 1300 は、被写体の光像を CCD (Charge Coupled Device) などの撮像素子により光電変換して撮像信号を生成する。デジタルスチルカメラ 1300 におけるケース 1302 の背面には、アクティブマトリクス型表示装置 100 が設けられ、CCD による撮像信号に基づいて表示を行う構成になっており、アクティブマトリクス型表示装置 100 は被写体を表示するファインダとして機能する。また、ケース 1302 の観察側 (図においては裏面側) には、光学レンズや CCD などを含んだ受光ユニット 1304 が設けられている。

【0054】 撮影者が駆動回路に表示された被写体像を確認しシャッターボタン 1306 を押下すると、その時点における CCD の撮像信号が、回路基板 1308 のメモリに転送・格納される。また、このデジタルスチルカメラ 1300 にあっては、ケース 1302 の側面に、ビデオ信号出力端子 1312 と、データ通信用の入出力端子 1314 とが設けられている。そして、図に示されるように、前者のビデオ信号出力端子 1312 にはテレビモニタ 1430 が、また、後者のデータ通信用の入出力端子 1314 にはパーソナルコンピュータ 1430 が、それぞれ必要に応じて接続される。さらに、所定の操作により回路基板 1308 のメモリに格納された撮像信号が、テレビモニタ 1430 や、パーソナルコンピュータ 1440 に出力される構成になっている。

【0055】 なお、本発明のアクティブマトリクス型表示装置 100 が適用される電子機器としては、図 14 のパーソナルコンピュータや、図 15 の携帯電話、図 16 のデジタルスチルカメラの他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示部として、前述したアクティブマトリクス型表示装置 100 が適用可能であることは言うまでもない。

【0056】

【発明の効果】 以上説明したように本発明は、第 1 の電位からなる第 1 の電源と第 2 の電位からなる第 2 の電源との接続状態をスイッチで切換えることにより、新たにマイナス電源などの追加電源を用意する必要がなく、消費電力の増加やコストの増大をほとんど伴わずに逆バイアス印加を実現できるという効果がある。

【図面の簡単な説明】

【図 1】 本発明による有機エレクトロルミネッセンス素子駆動回路の実施の一形態を示すブロック図である。

【図 2】本発明による有機エレクトロルミネッセンス素子駆動回路の第 1 の実施例を示すブロック図である。

【図 3】図 2 の有機エレクトロルミネッセンス素子駆動回路の動作を示す波形図である。

【図 4】本発明による有機エレクトロルミネッセンス素子駆動回路の第 2 の実施例を示すブロック図である。

【図 5】図 4 の回路の動作を示す波形図である。

【図 6】本発明による有機エレクトロルミネッセンス素子駆動回路の第 3 の実施例を示すブロック図である。

【図 7】図 6 の回路の動作を示す波形図である。

【図 8】従来の有機エレクトロルミネッセンス素子駆動回路の構成例を示すブロック図である。

【図 9】図 8 の回路の動作を示す波形図である。

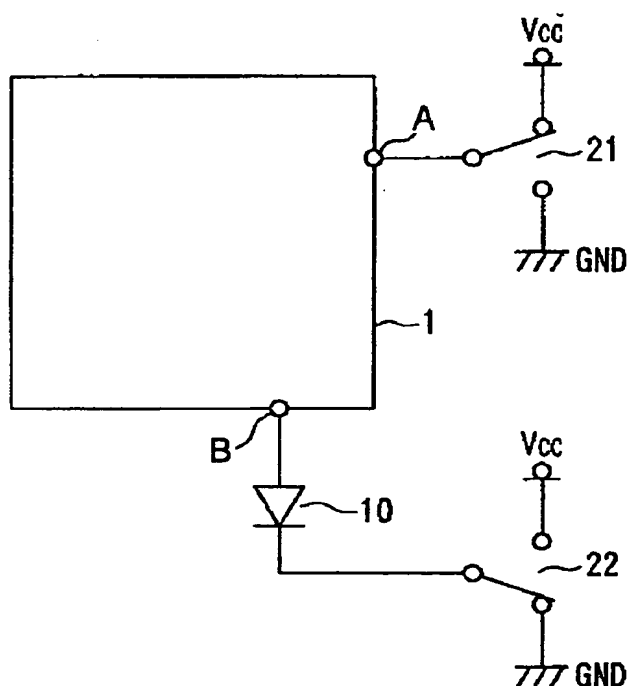
【図 10】従来の有機エレクトロルミネッセンス素子駆動回路の他の構成例を示すブロック図である。

【図 11】図 10 の回路の動作を示す波形図である。

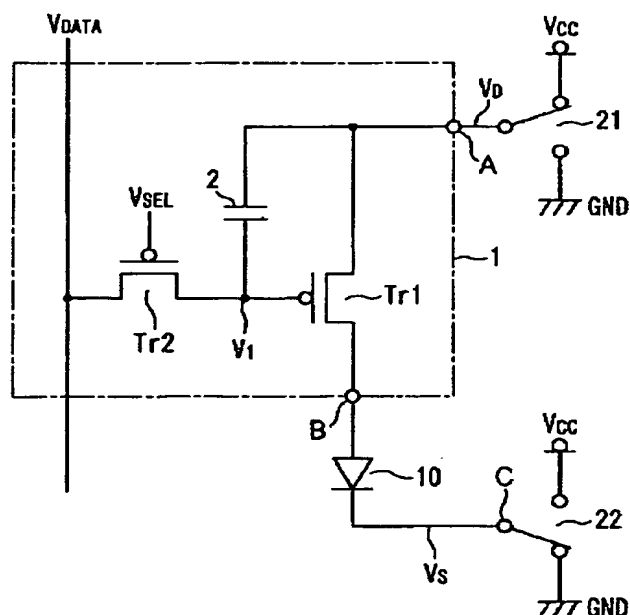
【図 12】従来の有機エレクトロルミネッセンス素子駆動回路の他の構成例を示すブロック図である。

【図 13】図 12 の回路の動作を示す波形図である。

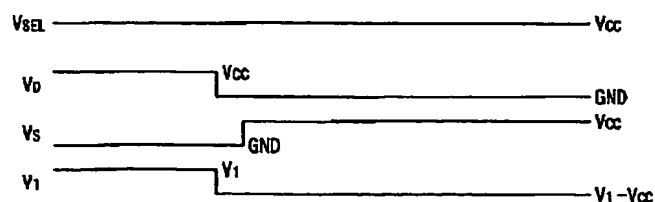
【図 1】



【図 2】



【図 3】



【図 14】本発明の一実施例による駆動回路を備えたアクティブマトリクス型表示装置を、モバイル型のパーソナルコンピュータに適用した場合の一例を示す図である。

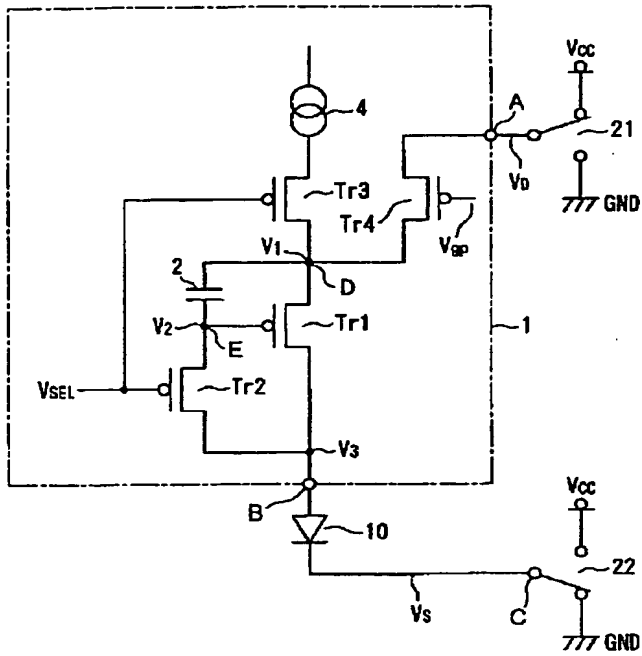
【図 15】本発明の一実施例による駆動回路を備えたアクティブマトリクス型表示装置を、携帯電話機の表示部に適用した場合の一例を示す図である。

【図 16】本発明の一実施例による駆動回路を備えたアクティブマトリクス型表示装置を、ファインダ部分に適用したデジタルスチルカメラの斜視図を示す図である。

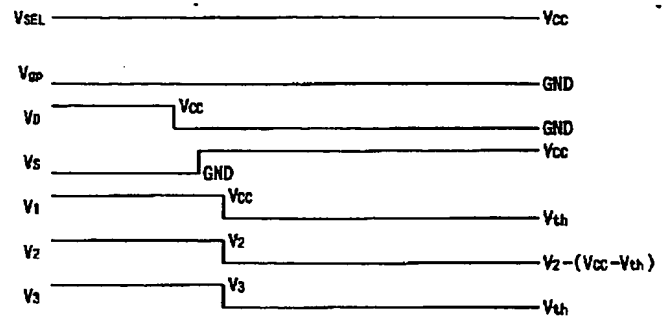
【符号の説明】

- 1 駆動回路
- 2 容量素子
- 4 電流源
- 10 有機エレクトロルミネッセンス素子
- 21, 22 スイッチ
- Tr1~Tr7 トランジスタ

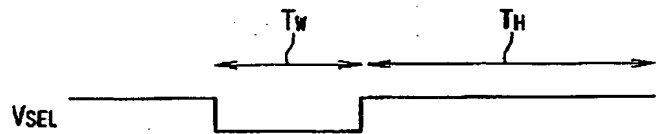
【図 4】



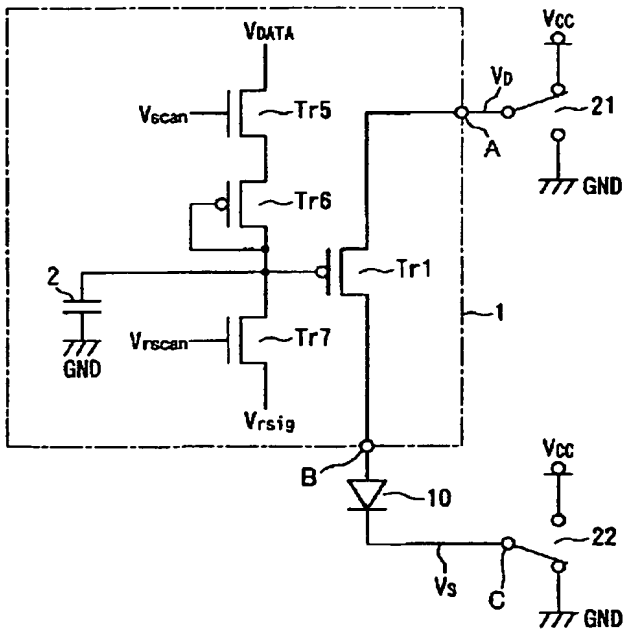
【図 5】



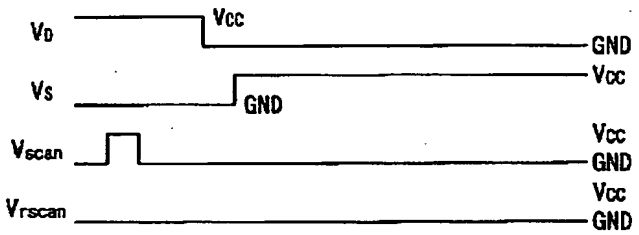
【図 9】



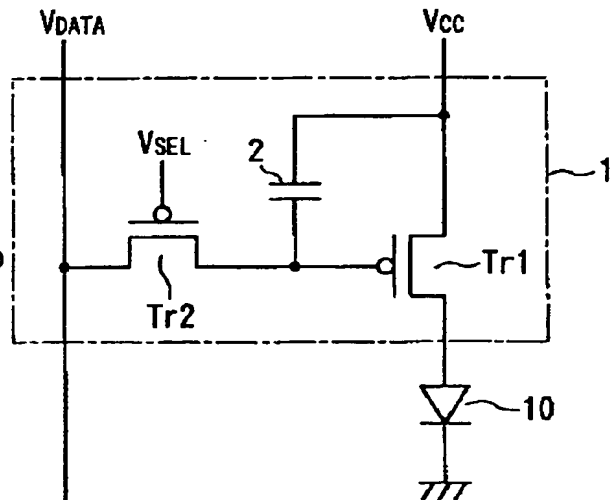
【図 6】



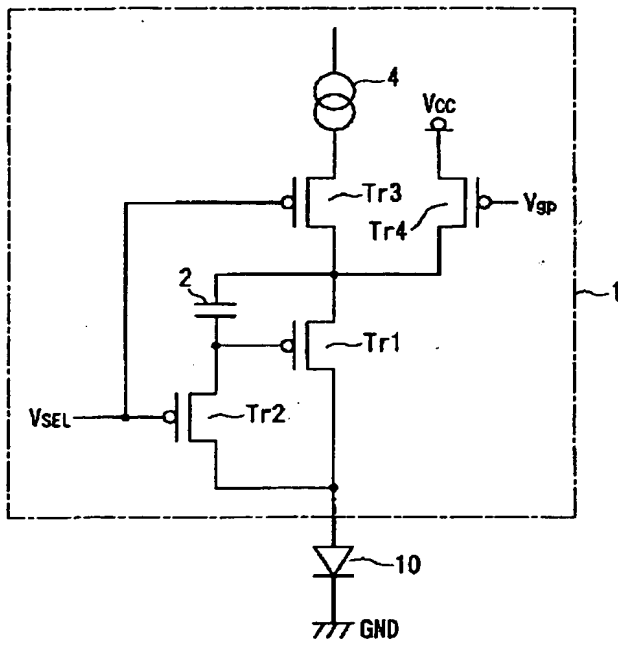
【図 7】



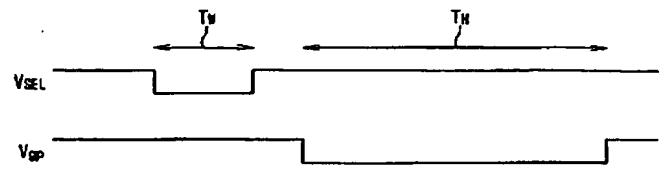
【図 8】



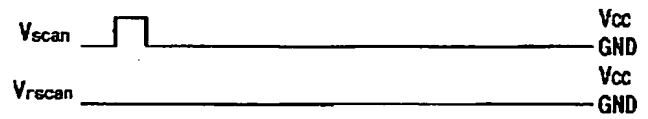
【図 10】



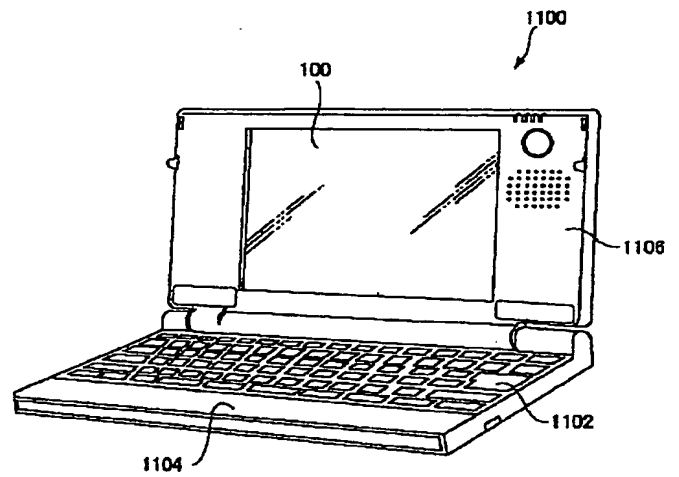
【図 11】



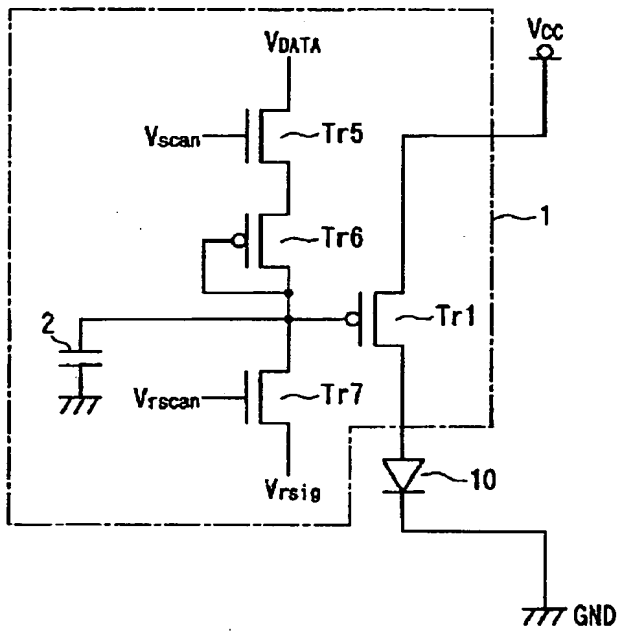
【図 13】



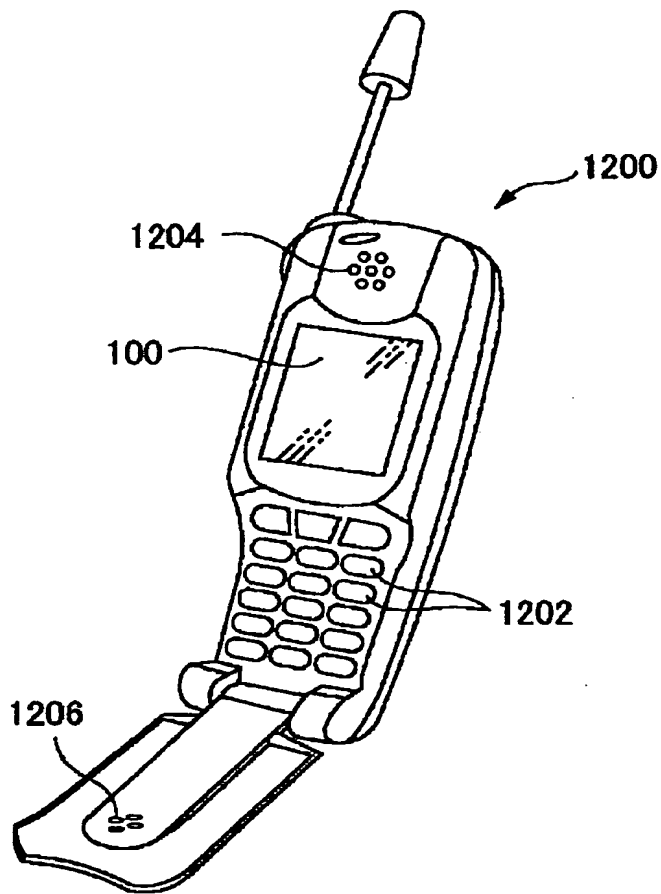
【図 14】



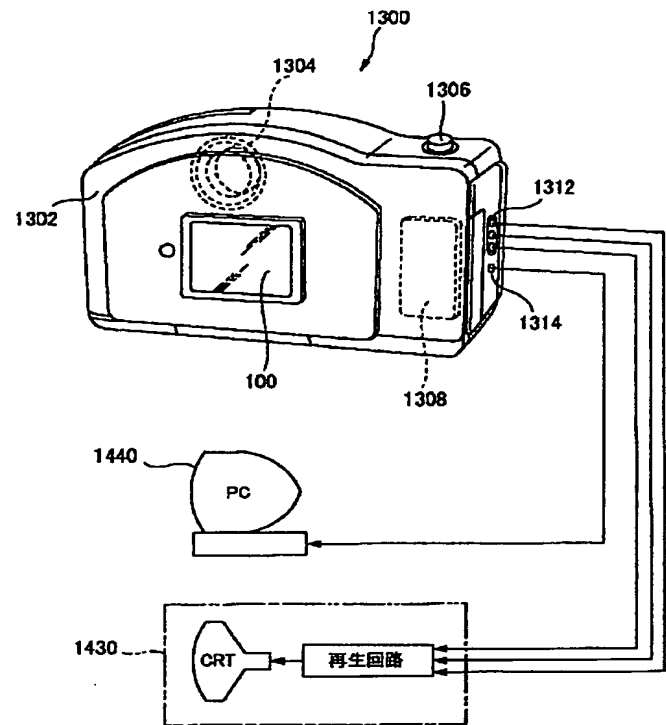
【図 12】



【図 15】



【図 16】



フロントページの続き

(51) Int. Cl.⁷
H05B 33/14

識別記号

F I
H05B 33/14

特コード (参考)
A